

PATENT ABSTRACTS OF JAPAN

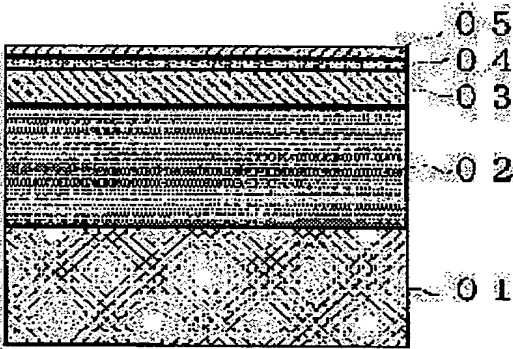
(11)Publication number : 2000-183424
(43)Date of publication of application : 30.06.2000

(51)Int.Cl. H01L 43/06
H01L 21/205
H01L 43/08
H01L 43/10

(21)Application number : 10-356131 (71)Applicant : HITACHI CABLE LTD
(22)Date of filing : 15.12.1998 (72)Inventor : TANAKA TAKESHI
WAJIMA MINEO

(54) COMPOUND SEMICONDUCTOR MULTILAYER THIN FILM AND SEMICONDUCTOR DEVICE

(57)Abstract:
PROBLEM TO BE SOLVED: To provide a semiconductor device which is very reliable and has a high mobility and a high resistance over a wide range of temperature by forming a strained aluminum.gallium.indium antimonide carrier supply layer which is doped with impurities and whose lattice constant in the direction horizontal with the surface of a substrate is the same as that of InSb.
SOLUTION: On a substrate 01 made of semi-insulating or insulating material whose electrical conductivity per unit area is 0.005 S (siemens) or below, a doped InSb buffer layer 02 and an undoped InSb active layer 03 are formed. Then, a strained aluminum.gallium.indium antimonide (AlGaInSb) carrier supply layer 04 which is doped with impurities and whose lattice constant in the direction horizontal with the surface of the substrate 01 is the same as that of InSb is formed. Thereon, an undoped InSb supply layer is formed.



LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2000-183424

(P2000-183424A)

(43) 公開日 平成12年6月30日 (2000.6.30)

(51) Int.Cl. ⁷	識別記号	F I	ページ数 (参考)
H 0 1 L 43/06		H 0 1 L 43/06	S 5 F 0 4 5
21/205		21/205	
43/08		43/08	S
43/10		43/10	

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21) 出願番号 特願平10-356131

(22) 出願日 平成10年12月15日 (1998.12.15)

(71) 出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72) 発明者 田中 丈士

茨城県土浦市木田余町3550番地 日立電線

株式会社アドバンスリサーチセンタ内

(72) 発明者 和島 峰生

茨城県土浦市木田余町3550番地 日立電線

株式会社アドバンスリサーチセンタ内

(74) 代理人 100068021

弁理士 網谷 信雄

Fターム(参考) 5F045 AB13 AB17 AB18 AF04 AF07

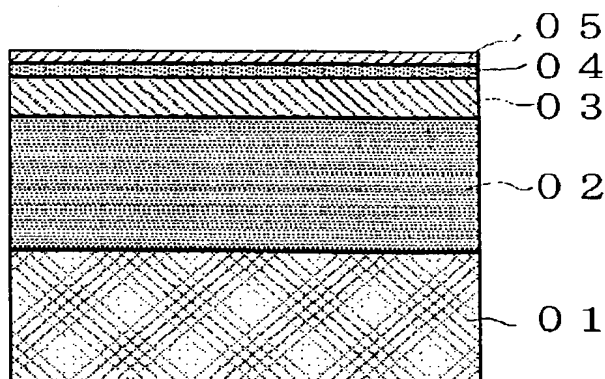
BB16 CA18 DA53 DA54 DA66

(54) 【発明の名称】 化合物半導体多層薄膜及び半導体装置

(57) 【要約】

【課題】 抵抗の温度による変化が抑制され、広い温度範囲で高性能・低消費電力の特性を有する化合物半導体多層薄膜及びこれを用いた半導体装置を提供する。

【解決手段】 半絶縁性乃至絶縁性基板上に、ドーピングされたInSb層、アンドープInSb層、AlGaInSb層及びアンドープInSb層が順次に形成された化合物半導体多層薄膜を構成し、この様な化合物半導体多層薄膜上にさらに絶縁性保護膜を形成し、次いで適宜に電極形成された半導体装置を構成する。



【特許請求の範囲】

【請求項1】 (1) 単位面積当たりの電気伝導率が0.005 S (ジーメンズ) 以下である半絶縁性または絶縁性の物質からなる基板、(2) 上記基板上に形成され、不純物がドーピングされたアンチモン化インジウム(In Sb) バッファ層、(3) 上記In Sb バッファ層上に形成されたアンドープIn Sb 活性層(4) 上記アンドープIn Sb 活性層上に形成され、不純物がドーピングされ、基板面に対して水平方向の格子定数がIn Sb と同一である、歪みアンチモン化アルミニウム・ガリウム・インジウム(AIGaInSb) キャリア供給層、及び(5) 上記歪みAIGaInSb キャリア供給層上に形成されたアンドープIn Sb キャップ層からなることを特徴とする化合物半導体多層薄膜。

【請求項2】 請求項1に記載の化合物半導体多層薄膜において、上記In Sb バッファ層中にドーピングされる不純物が、アルミニウム(Al)、ベリリウム(Be)、亜鉛(Zn)、マグネシウム(Mg)、酸素(O)またはガリウム(Ga)であることを特徴とする化合物半導体多層薄膜。

【請求項3】 請求項2に記載の化合物半導体多層薄膜において、上記In Sb バッファ層中に不純物としてドーピングされるBe、ZnまたはMgの濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ であり、さらに望ましくはBe、ZnまたはMgの濃度が $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ であることを特徴とする化合物半導体多層薄膜。

【請求項4】 請求項1に記載の化合物半導体多層薄膜において、上記歪みAIGaInSb キャリア供給層中にドーピングされる不純物が、シリコン(Si)、テルル(Te)またはセレン(Se)であることを特徴とする化合物半導体多層薄膜。

【請求項5】 請求項4に記載の化合物半導体多層薄膜において、上記歪みAIGaInSb キャリア供給層中に不純物としてドーピングされるSi、TeまたはSeの濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ であり、さらに望ましくはSi、TeまたはSeの濃度が $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ であることを特徴とする化合物半導体多層薄膜。

【請求項6】 請求項1に記載の化合物半導体多層薄膜において、上記In Sb バッファ層中にドーピングされる不純物が、アルミニウム(Al)、ベリリウム(Be)、亜鉛(Zn)、マグネシウム(Mg)、酸素(O)またはガリウム(Ga)であり、また上記の歪みAIGaInSb キャリア供給層中にドーピングされる不純物が、シリコン(Si)、テルル(Te)またはセレン(Se)であることを特徴とする化合物半導体多層薄膜。

【請求項7】 請求項1に記載の化合物半導体多層薄膜において、上記の歪みAIGaInSb キャリア供給層の厚さが臨界膜厚以下であることを特徴とする化合物半

導体薄膜。

【請求項8】 GaAs 基板と、上記GaAs 基板上に形成された格子不整合を緩和する半絶縁性AIGaInSb 層、上記半絶縁性AIGaInSb 層上に形成されかつBeがドーピングされたIn Sb バッファ層、上記In Sb バッファ層上に形成されたアンドープIn Sb 活性層、上記アンドープIn Sb 活性層上に形成されかつSeがドーピングされた歪みAIGaInSb キャリア供給層及び上記歪みAIGaInSb キャリア供給層上に形成されたアンドープIn Sb キャップ層からなる化合物半導体多層薄膜。

【請求項9】 (1) 単位面積当たりの電気伝導率が0.005 S (ジーメンズ) 以下である半絶縁性または絶縁性の物質からなる基板、(2) 上記基板上に形成され、不純物がドーピングされたIn Sb バッファ層、

(3) 上記In Sb バッファ層上に形成されたアンドープIn Sb 活性層、(4) 上記アンドープIn Sb 活性層上に形成され、不純物がドーピングされ、基板面に対して水平方向の格子定数がIn Sb と同一である、歪みAIGaInSb キャリア供給層、(5) 上記歪みAIGaInSb キャリア供給層上に形成されたアンドープIn Sb キャップ層、(6) 上記アンドープIn Sb キャップ層上に設けられた複数の電極、及び(7) 上記アンドープIn Sb キャップ層上に形成された絶縁性保護膜を有することを特徴とする半導体装置。

【請求項10】 請求項2～8のいずれかに記載の化合物半導体多層薄膜と、上記アンドープIn Sb キャップ層上に設けられた複数の電極と、上記アンドープIn Sb キャップ層上に形成された絶縁性保護膜とを有することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、化合物半導体多層薄膜及びこれを用いて作製された半導体装置に関するものである。

【0002】本発明は、さらに詳しくは、シート抵抗値とキャリア移動度の両方が向上され、かつシート抵抗値の温度による変化が大幅に減少されたIn Sb 系化合物半導体多層薄膜、及び上記化合物半導体多層薄膜を用いて作製した、低消費電力、高性能かつ広い温度領域での動作信頼性を兼ね備える、優れた特徴を有する半導体装置に関するものである。

【0003】

【従来の技術】In Sb 薄膜は、全てのIII-V 族化合物半導体結晶のうちで最高のキャリア移動度を有する等の特徴を有するが、これを半導体装置に応用するに当たっては種々の問題があった。

【0004】In Sb 薄膜を応用した半導体装置として、例えば磁電変換素子(磁気抵抗素子やHall 効果素子などの磁気センサ)などの電子デバイスが知られて

いる。これら電子デバイスにおける InSb 薄膜は、電流のリークを防ぐため半絶縁性あるいは絶縁性の基板上に形成される必要がある。このため InSb 薄膜は、

「電気論 A, 117, 7 (1997)」に示されるように絶縁体である雲母や磁性酸化物の基板上に形成されるか、あるいは「ジャーナル・オブ・アプライド・フィジクス, 66, 3618 (1989)」に示されるように半絶縁体である GaAs や InP 基板上に形成されている。また同じ GaAs 基板を用いる場合においても、

「ジャーナル・オブ・ヴァキューム・サイエンス・テクノロジー, B14, 2339 (1996)」に示されるように、GaAs 基板上に格子不整合緩和層として $Al_x In_{1-x} Sb$ ($x \geq 0.07$) 層を形成し、その上に臨界膜厚以下の InSb 活性層を成長させる方法も知られている。

【0005】このような InSb 薄膜に係る従来技術における問題点を整理すると以下の如くなる。

【0006】(問題点1) InSb 薄膜を成長させる基板物質として雲母や GaAs を用いた場合、基板と InSb との間には大きな格子定数の差があるため、成長した InSb 層中にはミスフィット転位など、大量の結晶欠陥が混入している。これらの結晶欠陥は InSb 層中を走行する電子や正孔を散乱し、InSb 中の移動度を著しく低下させる。この結果、InSb 層を活性層として用いた電子デバイスにおいて、動作速度や感度の低下が起こる。

【0007】(問題点2) 上に挙げた移動度低下の傾向は、特に基板と InSb 層の界面近傍で著しいが、成長に伴い欠陥が緩和されるため、厚く成長した InSb 層の上部即ち表面付近においては結晶欠陥の密度が減少する。この結果として、InSb 膜厚が充分厚くなると移動度低下がある程度まで減少する。この様な効果は、

「ジャーナル・オブ・アプライド・フィジクス, 74, 1793 (1993)」に記載されている。しかしながら、この場合には、結晶欠陥濃度が高く移動度が低い下部の InSb 層もまた電気伝導に寄与するため、InSb 層全体の抵抗値が著しく低下してしまうという欠点がある。この様な抵抗値の低い InSb 薄膜を組み込んだ電子デバイスは動作時に激しく発熱し、消費電力が大幅に増大するとともに、雪崩的にキャリアが発生することによって自己破壊が起こる恐れもある。

【0008】(問題点3) その他、InSb は III-V 族化合物半導体中でも最も狭い禁制帯幅を持っており、室温以上での固有キャリア濃度の温度による変化が極めて大きい。このため、キャリア濃度に反比例する素子の抵抗値は、温度の上昇とともに著しく低下してしまう。この様な温度上昇による抵抗値の減少は、上記(問題点2)にも示したように素子の自己破壊等に至ることから、温度が変化しやすい環境においては信頼性を欠くこととなり、InSb 系電子デバイスの使用を困難にす

る。

【0009】(問題点4) 上記問題点に対応する方法として、ドナーあるいはアクセプターとなる原子を InSb 活性層中にドーピングし、InSb 層中の電気伝導に寄与する主なキャリアを不純物キャリアとすることにより、高温での大幅なキャリア濃度の変化を防止する方法も試みられた。しかしこの場合には、InSb 層中のキャリアがドーピングされた不純物によって散乱され、その結果として InSb 中の移動度が低下してしまう。

【0010】

【発明が解決しようとする課題】本発明の目的は、高移動度と高抵抗を両立し、かつ抵抗値の温度による変化が小さい InSb 系化合物半導体多層薄膜を提供すること、及び上記 InSb 系化合物半導体多層薄膜を利用して、電気特性に優れ、消費電力が少なくかつ特性の温度による変化が小さい半導体装置を提供することにある。

【0011】

【課題を解決するための手段】本発明による化合物半導体多層薄膜は、(1) 単位面積当たりの電気伝導率が $0.005 S$ (ジーメンズ) 以下である半絶縁性または絶縁性の物質からなる基板、(2) 上記基板上に形成され、不純物がドーピングされたアンチモン化インジウム(InSb)バッファ層、(3) 上記 InSb バッファ層上に形成されたアンドープ InSb 活性層、(4) 上記アンドープ InSb 活性層上に形成され、不純物がドーピングされ、基板面に対して水平方向の格子定数が InSb と同一である、歪みアンチモン化アルミニウム・ガリウム・インジウム(AIGaInSb)キャリア供給層、及び(5) 上記歪み AIGaInSb キャリア供給層上に形成されたアンドープ InSb キャップ層からなる InSb 系化合物半導体多層薄膜である。

【0012】また、本発明による半導体装置は、(A) 上記 InSb 系化合物半導体多層薄膜、(B) 上記 InSb 系化合物半導体多層薄膜におけるアンドープ InSb 層上に設けられた複数の電極及び(C) 上記アンドープ InSb キャップ層上に形成された絶縁性保護膜を有する半導体装置である。

【0013】本発明の化合物半導体多層薄膜及び半導体装置における InSb バッファ層(基板上に形成される)にドーピングされる不純物としては、アルミニウム(Al)、ベリリウム(Be)、亜鉛(Zn)、マグネシウム(Mg)、酸素(O)またはガリウム(Ga)が挙げられる。上記のドーピング用不純物のドーピング濃度としては、Be、Zn または Mg の濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ とするのが好ましく、さらに Be、Zn または Mg の濃度が $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ とするのがより好ましい。

【0014】本発明の化合物半導体多層薄膜及び半導体装置における歪み AIGaInSb キャリア供給層(アンドープ InSb 活性層上に形成される)にドーピング

される不純物としては、シリコン (Si)、テルル (Te) 及びセレン (Se) が挙げられる。上記のドーピング用不純物のドーピング濃度としては、歪み AlGaInSb キャリア供給層の Si、Te または Se の濃度を $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ とするのが好ましく、さらに Si、Te または Se の濃度を $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ とするのがより好ましい。

【0015】

【発明の実施の形態】本発明の化合物半導体多層薄膜の一例について、図 1 によって説明する。半絶縁性基板 01 上に成長した InSb 系化合物半導体多層薄膜層 02 ~ 05 の内、最下層のドーピングされた InSb 層 02 は、殊に結晶特性が低下する傾向に有る界面部分に、Al、Be、Zn、Mg、O または Ga が不純物としてドーピングされ、これによって上記界面部分の抵抗率が増大し、結果的に上記のドーピングされた InSb 層 02 への電流の漏れ量が大幅に減少される。すると、アンドープ InSb 層 03 にのみ電流の大部分が流れることになるが、この InSb 層 03 は上記界面からの悪影響をほとんど受けないので、移動度などの電気特性が高水準となる。さらに、上記アンドープ InSb 層 03 上に、Si、Se または Te がドーピングされた歪み AlGaInSb キャリア供給層 04 が形成され、電子が上記歪み AlGaInSb キャリア供給層 04 から上記アンドープ InSb 層 03 へ供給される。これによって、薄膜層中のキャリアの大多数は、温度による濃度変化のない、外因性キャリアとなるので、結果的に薄膜の抵抗率の温度による変化が抑制される。この様な化合物半導体多層薄膜を用いた半導体装置は、寒暖の差が激しい環境においても素子作動の高い信頼性を有する。

【0016】（実施例）本発明の化合物半導体多層薄膜及び半導体装置の一実施例について、図 2 によって説明する。

【0017】（1）基板：半絶縁性 GaAs 基板 11 上に、半導体薄膜成長装置を用いて、格子不整合の一部を緩和するための半絶縁性 Al_{0.105}Ga_{0.045}In_{0.85}Sb 層 12（膜厚：0.8 μm）が形成された。

【0018】（2）ドーピングされた InSb 層：上記半絶縁性 AlGaInSb 層 12 上に、同様にして、不純物として Be を濃度 $3 \times 10^{17} \text{ cm}^{-3}$ にドーピングされた InSb バッファ層 13（膜厚：0.2 μm）が形成された。

【0019】（3）アンドープ InSb 層：上記ドーピングされた InSb バッファ層 13 上に、同様にして、アンドープ InSb 活性層 14（膜厚：0.04 μm）が形成された。

【0020】（4）歪み AlGaInSb キャリア供給層：上記アンドープ InSb 活性層 14 上に、同様にして、不純物として Se を濃度 $2.7 \times 10^{17} / \text{cm}^{-3}$ に

ドーピングした歪み Al_{0.105}Ga_{0.045}In_{0.85}Sb 層 15（膜厚：15 nm、基板面に対して水平方向の格子定数が InSb と同一である）が形成された。

【0021】（5）アンドープ InSb キャップ層：上記歪み AlGaInSb キャリア供給層 15 上に、同様にして、アンドープ InSb キャップ層 16（膜厚：5 nm）が形成された。以上によって、層 11 ~ 16 が順次積層された化合物半導体多層薄膜が作成された。

【0022】（6）絶縁性有機保護膜：上記アンドープ InSb キャップ層 16 上に絶縁性保護膜（ポリイミド系ポリマ：日立化成株式会社製の PIQ 及び PIX シリーズのポリマ等）17（膜厚：0.4 μm）が形成された。

【0023】（7）電極：上記絶縁性有機保護膜 17 が形成された化合物半導体多層薄膜の表面の一部分に対して従来技術であるフォトリソグラフィ法などを施して、上記絶縁性有機保護膜 17 の一部を除去し、次いでこの部分に蒸着法によって電極を形成し、アンドープ InSb キャップ層 16 上に金属電極 18 が形成された。以上によって層 11 ~ 16 からなる化合物半導体多層薄膜、絶縁性有機保護膜 17 及び複数電極 18 を有する化合物半導体装置が作成された。

【0024】（半導体装置の評価）以上に示した構造を一部あるいは全体として有する半導体装置について、Vander Pauw 法によるホール測定を行った結果、 $40,400 \text{ cm}^2 / \text{Vs}$ の移動度が得られた。また、-50℃から 100℃までの間で本半導体装置のシート抵抗値の変化を測定した結果、従来の InSb 薄膜と比較し、抵抗値の温度による変化が極めて微小であるという結果が得られた。すなわち本発明の構造により、広い温度領域での高動作信頼性と高移動度を併せ持つ半導体装置が得ることが確認された。

【0025】（歪み AlGaInSb キャリア層の臨界膜厚）図 3 は J. W. Matthews 等（ジャーナル・オブ・クリスタル・グロウス 1974 年、27 号、118 ページ）により提案された式を用いて計算された、歪み AlGaInSb キャリア供給層における Al 及び Ga の組成比に対する臨界膜厚を示している。例えば Al と Ga の組成比が 7/3 である歪み (Al_{0.7}Ga_{0.3})_xIn_{1-x}Sb キャリア供給層中の x 値を 0.15 とした場合には、キャリア供給層の臨界膜厚は 15.67 nm であって、この膜厚を超えて成長させた場合には格子不整合による応力に耐えきれず、成長層中にミスフィット転位が導入され、結晶の電気特性が著しく劣化することとなる。従って、アンドープ InSb 活性層上に形成され、不純物がドーピングされ、基板面に対して水平方向の格子定数が InSb と同一である、上記歪み AlGaInSb キャリア供給層は、図 3 に示す曲線より下の領域で形成することが望ましい。またより具体的には、Al と Ga の組成比が 7/3 である歪み (A

$10.7 \text{ Ga}_{0.3} \text{ In}_{1-x} \text{ Sb}$ キャリア供給層においては、 $x \geq 0.12$ 即ち膜厚 $\leq 20.69 \text{ (nm)}$ とすることが望ましい。

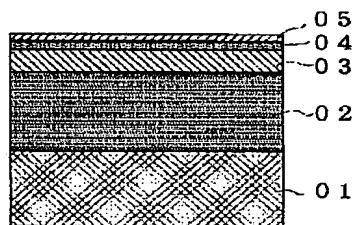
【0026】（半導体装置の動作信頼性温度領域）図4は、温度変化（ -50°C から 100°C まで）によるシート抵抗率の変化を示す。図中のシート抵抗率曲線22は、上記実施例の本発明による化合物半導体多層膜についての数値を示す。また、図中のシート抵抗率曲線21は、「ジャーナル・オブ・アプライド・フィジクス、66、3618（1989）」等に記載された、従来公知の方法に従って GaAs 基板上に形成された膜厚 $0.4 \mu\text{m}$ の InSb 層についての数値を示す。

【0027】図4に示されるように、従来の方法で GaAs 基板上に成長された、膜厚 $0.4 \mu\text{m}$ の InSb 層のシート抵抗率（曲線21）は、温度が -50°C から 100°C まで変化する間に大きく変化し、約一桁も減少する。これに対して、本発明による上記実施例の化合物半導体多層薄膜の場合（曲線22）は、若干の変化が認められるものの、その変化は前者の場合と比較して非常に小さく抑えられている。この比較試験の結果からも、本発明の化合物半導体多層薄膜及び半導体装置が広い温度領域にわたって高い動作信頼性を有することが明らかである。

【0028】従来技術においては、 InSb 系多層薄膜における抵抗値の温度による変化を抑制することは困難であったが、不純物がドーピングされ、基板面に大して水平方向の格子定数が InSb と同一である、歪みアンチモン化アルミニウム・ガリウム・インジウム（ AlGaInSb ）キャリア供給層を設けることによって、広い温度範囲にわたって信頼性に優れた高移動度・高抵抗 InSb 系化合物半導体多層薄膜及びこれを用いた半導体装置が可能となった。この様な本発明の InSb 系化合物半導体多層薄膜乃至半導体装置を、磁電変換素子などに応用することによってその高性能・低消費電力化にも成功した。

【0029】

【図1】



【発明の効果】本発明は、高キャリア移動度と高シート抵抗値を有し、かつシート抵抗値の温度による変化を大きく抑制された InSb 系化合物半導体多層薄膜を可能とし、この様な化合物半導体多層薄膜を用いた、高性能かつ広い温度領域での動作信頼性を有しかつ低消費電力の半導体装置を可能とする。

【図面の簡単な説明】

【図1】本発明の化合物半導体多層薄膜の一実施態様を示す縦断面概略図である。

10 【図2】本発明の半導体装置の一実施態様を示す縦断面概略図である。

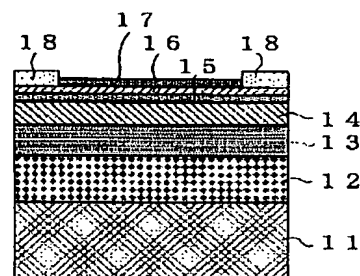
【図3】本発明における Al と Ga の組成比が $7/3$ である歪み $(\text{Al}_{0.7} \text{Ga}_{0.3})_x \text{In}_{1-x} \text{Sb}$ キャリア供給層中の x 値と臨界膜厚（ nm ）の関係を示すグラフである。

【図4】本発明の半導体装置及び従来技術による InSb 層におけるシート抵抗値の温度による変化を比較したグラフである。

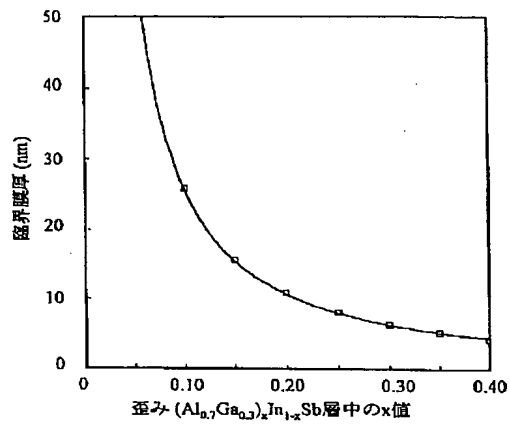
【符号の説明】

- 20 1 半絶縁性基板
- 2 ドーピングされた InSb バッファ層
- 3 アンダー InSb 活性層
- 4 ドーピングされた歪み AlGaInSb キャリア供給層
- 5 アンダー InSb キャップ層
- 11 半絶縁性 GaAs 基板
- 12 $\text{Al}_{0.105} \text{Ga}_{0.045} \text{In}_{0.85} \text{Sb}$ 層
- 13 ドーピングされた InSb バッファ層
- 14 アンダー InSb 活性層
- 30 15 ドーピングされた歪み $\text{Al}_{0.105} \text{Ga}_{0.045} \text{In}_{0.85} \text{Sb}$ 層
- 16 InSb キャップ層
- 17 絶縁性有機保護膜
- 18 金属電極
- 21 従来法による InSb 薄膜のシート抵抗値曲線
- 22 本発明の化合物半導体薄膜のシート抵抗値曲線

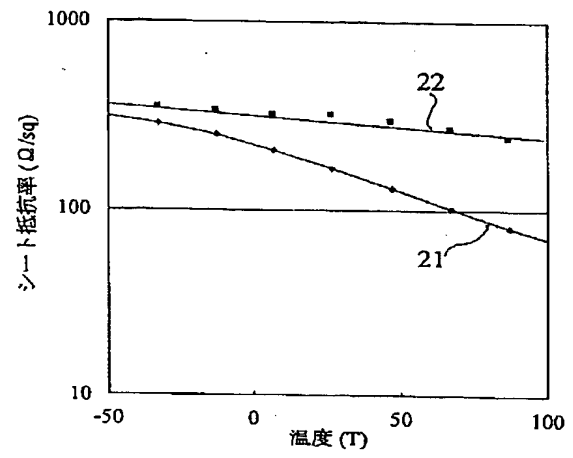
【図2】



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.